

**HPS Trailer Page
for
EAST**

**UserID: TTran6_Job_1_of_1
Printer: cp4_4c04_gbjkptr**

Summary

Document	Pages	Printed	Missed
JP363280457A	5	5	0
Total (1)	5	5	0

⑪ 公開特許公報 (A) 昭63-280457

⑫ Int.C1.4

H 01 L 29/78
27/12

識別記号

311

府内整理番号

X-8422-5F
7514-5F

⑬ 公開 昭和63年(1988)11月17日

審査請求 未請求 発明の数 1 (全5頁)

④発明の名称 薄膜トランジスタ

⑤特 願 昭62-115081

⑥出 願 昭62(1987)5月12日

⑦発明者 野村 幸治	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑧発明者 寺内 正治	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑨発明者 西谷 幹彦	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑩発明者 原田 洋一	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑪発明者 小川 久仁	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑫発明者 由上 登	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑬発明者 隈部 健治	東京都目黒区下目黒2丁目3番8号	松下電送株式会社内
⑭出願人 松下電器産業株式会社	大阪府門真市大字門真1006番地	
⑮出願人 松下電送株式会社	東京都目黒区下目黒2丁目3番8号	
⑯代理人 弁理士 中尾 敏男	外1名	

明細書

1. 発明の名称

薄膜トランジスタ

2. 特許請求の範囲

(1) 絶縁性基板上に順次構成された、少なくとも、第一のゲート電極と、第一のゲート絶縁膜と、所定の間隔を隔てて設けられたソース及びドレイン電極に接続された半導体膜と、第二のゲート絶縁膜と、第二のゲート電極とを備えた二重ゲート型薄膜トランジスタにおいて、前記第二のゲート絶縁膜が有機物薄膜を主体としてなることを特徴とする薄膜トランジスタ。

(2) 第二のゲート絶縁膜が、少なくともポリイミド樹脂を主成分とする有機物薄膜から成ることを特徴とする特許請求の範囲第1項記載の薄膜トランジスタ。

(3) 第二のゲート絶縁膜が、半導体と接するポリイミド樹脂を主成分とする有機物薄膜と、スパッタ法もしくはプラズマCVD法により形成されたSi₃N₄または金属酸化物薄膜との二層構

造から成ることを特徴とする特許請求の範囲第1項記載の薄膜トランジスタ。

(4) 半導体膜が、非晶質、多結晶、または微結晶体であることを特徴とする特許請求の範囲第1項記載の薄膜トランジスタ。

(5) 半導体膜がCdS、CdSe、CdTeまたはそれらの固溶体であることを特徴とする特許請求の範囲第1項記載の薄膜トランジスタ。

3. 発明の詳細な説明

産業上の利用分野

この発明は、薄膜トランジスタに関し、特に特定の材料から構成され、安定性に優れ、OFF時の電流を容易に制御することのできる二重ゲート構造を有する薄膜トランジスタに関する。

従来の技術

薄膜トランジスタは、ソース・ドレイン電極間の半導体の電気電導度を、半導体と接する絶縁膜を介して設けられた第三の電極（ゲート電極）に印加する電圧によって制御する、いわゆる電界効果型トランジスタとして知られている。従来薄膜

トランジスタは、大面積に渡ってスイッチングアレーを形成し易い点、あるいは材料が安価なため低コストになり得るなどの点でイメージセンサあるいは液晶やEL表示装置等の駆動回路やスイッチングアレーを目的に研究が抜けられている。このような薄膜トランジスタにおいて、ON電流とOFF電流との比を大きくすることは、薄膜トランジスタの性能において重要なポイントである。

従来、薄膜トランジスタのON電流を大きくするためには、半導体膜の結晶性を上げて電子易動度を大きくすればよい。また、OFF電流を小さくするためには、半導体膜の両面の状態を制御してOFF時の導電率を小さくする必要があるが、これには第4図に示す二重ゲート型薄膜トランジスタが知られている。すなわち絶縁性基板9の上に第一のゲート電極10、第一のゲート絶縁膜11、所定の間隔を隔てて設けられたソース及びドレイン電極12、13に接続された半導体膜14、第二のゲート絶縁膜15、第二のゲート電極16から構成されている。前記二重ゲート型薄膜

トランジスタは、OFF時において、半導体膜の両面に空乏層が発生するため、OFF電流を小さく抑えることができる。

従来、上記薄膜トランジスタのゲート絶縁膜としては、電子ビーム蒸着法あるいはスパッタ法で形成した、 Al_2O_3 、 Ta_2O_5 、 SiO_2 、 Si_3N_4 等の薄膜が用いられていた。

発明が解決しようとする問題点

半導体膜の結晶性を上げて電子易動度を大きくするためには、半導体膜の膜厚を厚くする必要があるが、膜厚を厚くすれば、半導体裏面の制御ができにくいために、ON電流が増える以上にOFF電流が大きくなり、その結果ON電流とOFF電流との比が小さくなるという欠点がある。

二重ゲート型薄膜トランジスタにおいて、第二のゲート絶縁膜15を半導体薄膜14上に形成するのに、スパッタ法もしくはプラズマCVD法を用いた場合、高エネルギーを持ったプラズマ粒子が直接半導体薄膜の表面に入射するため、半導体膜中に欠陥が生じて電気的特性が劣化したり、温

度が上昇して拡散などのため電気的特性が変化するなどの不都合があった。一方、電子ビーム蒸着法や抵抗加熱法による場合には、膜のち密性が悪く、酸素ガスや水蒸気等が拡散したり、リーク電流が大きくなるなどの欠点があった。

また、二重ゲート型薄膜トランジスタを駆動回路として用いる場合、ゲート容量が大きくなるためその動作スピードが問題となるが、動作スピードを早めるためには、第二のゲート絶縁膜を厚くして容量を小さくする必要がある。しかしながら上記したゲート絶縁膜材料では成長速度をあまり早くできず、製造コストが高くなるという欠点があった。

以上のような理由から、従来の二重ゲート型薄膜トランジスタでは本来の特性が得られず、ON電流とOFF電流との比を大きくすることができなかった。

そこで、本発明は、以上のような問題点を解決して、半導体膜にダメージを与えることなく二重ゲート型薄膜トランジスタを構成して、半導体膜

の上下両面の状態を制御し、OFF電流の小さい薄膜トランジスタを提供することを目的としている。

問題点を解決するための手段

絶縁性基板上に順次構成された、少なくとも第一のゲート電極と、第一のゲート絶縁膜と、所定の間隔を隔てて設けられたソース及びドレイン電極に接続された半導体膜と、第二のゲート絶縁膜と、第二のゲート電極とから成る二重ゲート型薄膜トランジスタにおいて、前記第二のゲート絶縁膜を有機物薄膜を主体として構成する。

作用

本発明によれば、第二のゲート絶縁膜が有機物薄膜を主体としているので、半導体膜にダメージがなく、効果的に半導体薄膜の裏面の状態を制御して、OFF電流を小さくしてON電流とOFF電流との比を大きくすることができる。

また、これらの膜は耐酸素性や耐湿性にもすぐれており、ガスや水蒸気によるTFTの電気的特性の劣化を防ぐバシベーション膜としての役目も

果たすことができる。

また、半導体膜が上下二つのゲート電極により遮光されているので、光導電性によるOFF電流の増加を防ぐことができる。

また、有機物薄膜は簡単に膜厚を厚くすることができますため製造コストを下げることができる。

実施例

以下、本発明の実施例を添付図面にもとづいて説明する。

第1図は本発明の薄膜トランジスタの一実施例を示す断面図である。

ガラス等の絶縁性基板1上に100nm程度の膜厚を有するA1からなる第一のゲート電極2が形成されている。さらにその第一のゲート電極2を含む絶縁性基板1上に、300nm程度の膜厚を有し、高周波マグネットロンスパッタ法により形成されたAl₂O₃からなる第一のゲート絶縁膜3が形成されている。さらにその上に、100nm程度の膜厚を有し、抵抗加熱法により形成されたCdSeからなる半導体膜4、さらにその上

に、数～数十ミクロンの所定の間隔を隔てて100nm程度の膜厚を有するA1からなるソース電極5及びドレイン電極6が形成されている。さらにその上に、1～2μm程度の膜厚を有するポリイミド、ポリバラキシレン、ポリビニルアルコール等の有機物薄膜からなる第二のゲート絶縁膜7が形成され、さらにその上に200nm程度の膜厚を有するA1からなる第二のゲート電極8が、上記半導体薄膜4を覆うように形成されている。

ポリイミドは、たとえば約2μmのホトニースを回転塗布し、バターニングを行ったあと150℃で熱処理して溶剤を飛ばした後、250℃および300℃でそれぞれ30分間熱処理して重合させ形成することができる。

また、ポリバラキシレンの場合は、ジバラキシレンを約700℃で加熱分解させ室温にある素子表面上で重合させることにより形成することができる。

本発明の薄膜トランジスタの効果を調べるた

め、第1図の第二のゲート絶縁膜3として、本発明のポリイミドからなる有機物薄膜を用いた薄膜トランジスタ(A)、スパッタ法により形成したAl₂O₃を用いた薄膜トランジスタ(B)、EB蒸着法により形成したSiO₂を用いた薄膜トランジスタ(C)と、第二のゲート絶縁膜および第二のゲート電極のない單一ゲート薄膜トランジスタ(D)とを試作した。

第2図は、ゲート電圧を変化させたときのドレイン電流を示している。図から明らかなように、本発明以外の薄膜トランジスタ(B)および(C)では、半導体薄膜が第二のゲート絶縁膜を形成するさいダメージを受け、ゲート電圧のしきい値がシフトすることにより、OFF電流が(D)の単一ゲート薄膜トランジスタよりも増加している。一方、本発明の薄膜トランジスタでは、半導体薄膜の裏面がうまく制御され、OFF電流が非常に小さくなり、(D)の単一ゲート薄膜トランジスタの約1/10まで減少している。

また、(B)、(C)の薄膜トランジスタに比

べて(A)の薄膜トランジスタでは、第二のゲート絶縁膜の膜厚を容易に厚くすることができるため、ゲート容量は(D)の薄膜トランジスタとほぼ同等とすることができ、駆動回路として用いた場合にもスピードが遅くなる心配がない。

第3図は(A)、(B)、(C)、(D)の薄膜トランジスタについてドレイン電流の経時変化を示したものである。本発明の薄膜トランジスタ(A)では、半導体膜が露出していない(B)、(C)の薄膜トランジスタよりも十分に経時変化が少ない。これは、半導体膜と第二のゲート絶縁膜との界面近傍において非常に密着性がよいことや、有機物薄膜が耐酸素性および耐湿性に優れていることに起因している。

本実施例においては、第2のゲート絶縁膜として有機物薄膜一層のみの場合について述べたが、この上にさらにスパッタ法もしくはプラズマCVD法により形成されたSi_xN_yや金属酸化物薄膜を用いて二層構造とすれば、さらに耐酸素性や耐湿性が向上して薄膜トランジスタの経時変化を

小さくすることができる。また、このとき半導体膜を直接プラズマ粒子がたたいて欠陥を生成することもない。

また、半導体膜として非晶質、多結晶、または微結晶を用いた場合には、本発明の効果が顕著である。すなわち、半導体薄膜の膜厚を厚くして結晶性を改善し、電子易動度を増してON時の電流を大きくすることができ、一方OFF時には单一ゲート薄膜トランジスタでは制御できない半導体薄膜の裏面をうまく制御して、OFF電流を小さくしてON電流とOFF電流との比を大きくすることができるからである。

本実施例では、半導体膜としてCdSeを用いた場合について述べたが、CdS、CdTeあるいはそれらの固溶体の場合にも本発明の効果が大である。

発明の効果

本発明の薄膜トランジスタでは、第二のゲート絶縁膜として形成の容易な有機物薄膜を用いているので、半導体薄膜への形成時のダメージもな

く、効果的に半導体薄膜の裏面を制御して、OFF時の電流を小さくしてON電流とOFF電流との比を大きくすることができる。また、耐酸素性や耐湿性もよく薄膜トランジスタの長期安定性を大きく改善することができる。また、ゲート絶縁膜の容量がそれほど大きくならないため、動作スピードが速くなるとともに各種表示装置やイメージセンサ等の駆動回路に広く利用できるものである。

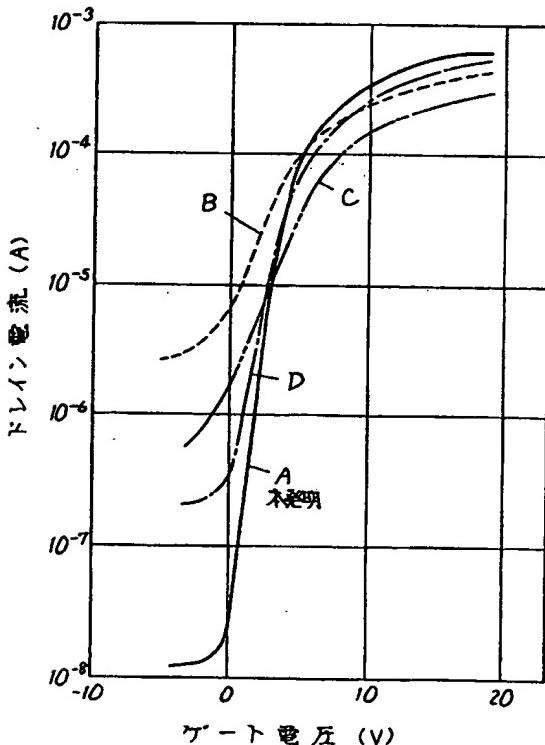
4. 図面の簡単な説明

第1図は本発明の薄膜トランジスタの一実施例を示す断面図、第2図は各種薄膜トランジスタの電気特性を示す図、第3図は各種薄膜トランジスタ特性の経時変化を示す図、第4図は従来の薄膜トランジスタの断面図である。

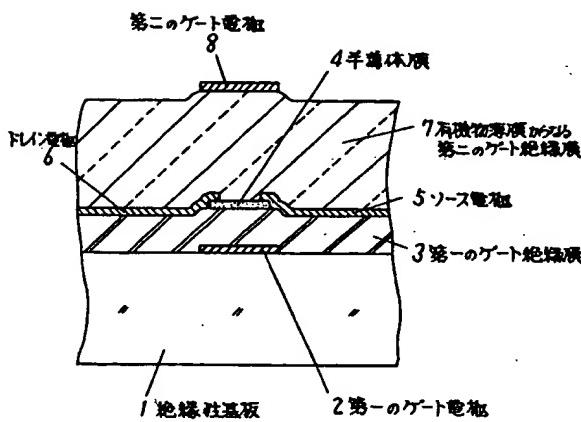
1…絶縁性基板、2…第一のゲート電極、3…第一のゲート絶縁膜、4…半導体膜、5…ソース電極、6…ドレイン電極、7…有機物薄膜からなる第二のゲート絶縁膜、8…第二のゲート電極。

代理人の氏名 弁理士 中尾敏男 ほか1名

第2図

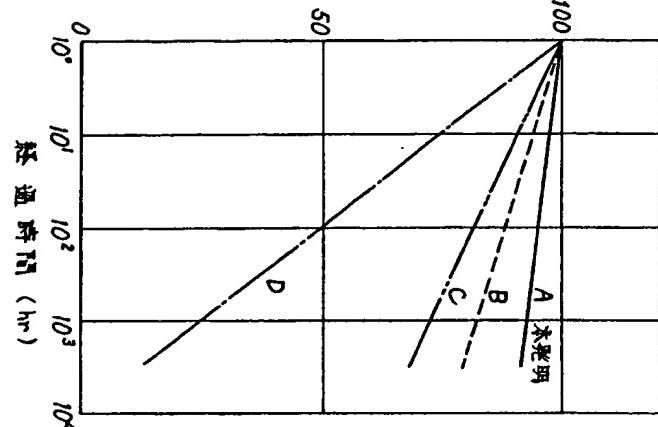


第1図



第3図

ドレイン電流 / 初期のドレイン電流 (%)



第4図

